

Prüfungsklausur 1608/1609 – SS 2013
Aufgabenteil 1608

Prof. Dr. W. Schiffmann, Prof. Dr. J. Keller

14.09.2013

Inhaltsverzeichnis

1	KV-Diagramm	3
2	Schaltfunktionen und Schaltnetze	8
3	Binärzahlen und Arithmetik	9
4	Multiplexer und Decoder	11
5	Schaltwerksanalyse	14
6	Prozessoren	20
7	ASM-Diagramm	22

Bewertungsschema

Aufgabe	a	b	c	d	e	f	g	h	total
1	4	2	2	2	1				11
2									4
3									4
4	3	3							6
5	1	5	2						8
6	2	1	2	2					7
7	4	2	2	2					10

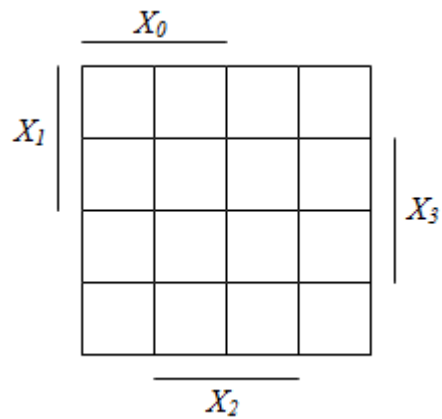
1 KV-Diagramm

- a) Gegeben ist eine Schaltfunktion f , die für die ersten 16 Zahlen (von 0 bis 15) angibt, ob das Ergebnis einer Division durch den Wert 2 oder 3 eine natürliche Zahl ergibt. Handelt es sich um eine natürliche Zahl so wird der Wert 1 zurückgegeben, andernfalls der Wert 0. Hinweis: $\mathbb{N} = \{0; 1; 2; 3; \dots\}$.

Vervollständigen Sie die Wertetabelle!

X_3 X_2 X_1 X_0	$f(X_3, \dots, X_0)$
0000	
0001	
0010	
0011	
0100	
0101	
0110	
0111	
1000	
1001	
1010	
1011	
1100	
1101	
1110	
1111	

b) Vervollständigen Sie das nachfolgende zu Teil a) zugehörige KV-Diagramm!



c) Nennen Sie alle Primimplikanten der Funktion f aus Teil a).

d) Kreuzen Sie in der folgenden Primtermtabelle an, welche der Primimplikanten auch Kernimplikanten sind.

		Minterme/Trägerelemente					
		M1	M2	M3	M4	M5	M6
<input type="checkbox"/>	P1	X	X			X	
<input type="checkbox"/>	P2		X	X			X
<input type="checkbox"/>	P3			X		X	X
<input type="checkbox"/>	P4		X		X	X	
<input type="checkbox"/>	P5		X	X		X	

e) Kreuzen Sie in der folgenden Primtermtabelle an, welche der sogenannten Primimplikanten gar kein Primimplikant ist. Dabei soll die Länge eines Implikanten umgekehrt proportional zur Anzahl der von ihm überdeckten Minterme sein.

		Minterme/Trägerelemente					
		M1	M2	M3	M4	M5	M6
<input type="checkbox"/>	P1		X				X
<input type="checkbox"/>	P2	X		X	X		X
<input type="checkbox"/>	P3		X		X	X	
<input type="checkbox"/>	P4	X	X	X		X	
<input type="checkbox"/>	P5	X		X			X

Lösungsvorschläge

Zu a): Die Wertetabelle sieht folgendermaßen aus:

X_3	X_2	X_1	X_0	$f(X_3, \dots, X_0)$
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

Zu b): Das KV-Diagramm sieht wie folgt aus:

		X_0				
X_1	1	1	0	1	1	
	0	0	1	1	1	
	1	1	0	1	1	X_3
	0	0	0	1	1	
		X_2				

Zu c): Es gibt insgesamt 4 Primimplikanten. Die Primimplikanten lauten

$$\overline{X_0},$$

$$X_1 \wedge X_2 \wedge X_3,$$

$$\overline{X_1} \wedge \overline{X_2} \wedge X_3,$$

$$X_1 \wedge \overline{X_2} \wedge \overline{X_3}.$$

Zu d): P1 und P4 sind Kernimplikanten, da sie M1 und M4 als einzige überdecken.

Zu e): P5 kann kein Primimplikant sein, da er von P2 dominiert wird.

2 Schaltfunktionen und Schaltnetze

Welche der folgenden Aussagen treffen zu?

trifft zu: trifft nicht zu:

Alle Minterme sind Monome und alle Maxterme sind Klauseln.

Die kanonische disjunktive Normalform und das Minimalpolynom einer Schaltfunktion sind stets verschieden.

Zu jedem Boole'schen Ausdruck $e \in B$ gibt es ein Schaltnetz S mit Eingängen X_1, \dots, X_n und mit einem einzigen Ausgang Y so dass $e \equiv_S Y$ gilt.

Die durch eine n -stellige Binärdarstellung dargestellte Zahl kann höchstens $2^n - 1$ betragen.

Ein Schaltnetz mit n Eingängen und einem Ausgang hat immer mindestens Tiefe $2n - 1$, wenn nur Gatter mit höchstens zwei Eingängen verwendet werden.

Sei f eine Schaltfunktion. Dann heißt $C(f) = \max\{C(S) \mid S \text{ berechnet } f\}$ die Schaltnetzkomplexität von f .

Lösungsvorschläge

Die erste, dritte und vierte Aussage treffen zu.

3 Binärzahlen und Arithmetik

Rechnen Sie jeweils aus:

$$\text{twoc}(-63) = \text{mit 7 Stellen zzgl. Vorzeichenbit } \boxed{}$$

$$\text{bin}_8(179) = \boxed{}$$

$$\langle 1110010 \rangle_2 = \boxed{}$$

$$[11001010]_2 = \boxed{}$$

$$\text{twoc}(-13) = \text{mit 6 Stellen einschl. Vorzeichenbit } \boxed{}$$

$$\text{bin}_8(133) = \boxed{}$$

$$\langle 0011011 \rangle_2 = \boxed{}$$

$$[01101110]_2 = \boxed{}$$

Lösungsvorschläge

$$\text{twoc}(-63) = 11000001$$

$$\text{bin}_8(179) = 10110011$$

$$\langle 1110010 \rangle_2 = 64 + 32 + 16 + 2 = 114$$

$$[11001010]_2 = -128 + 64 + 8 + 2 = -128 + 74 = -54$$

$$\text{twoc}(-13) = 110011$$

$$\text{bin}_8(133) = 10000101$$

$$\langle 0011011 \rangle_2 = 16 + 8 + 2 + 1 = 27$$

$$[01101110]_2 = 64 + 32 + 8 + 4 + 2 = 110$$

4 Multiplexer und Decoder

- a) Die folgende Tabelle zeigt mehrere Zeilen der Wertetabelle eines 4-Wege 2-Bit Multiplexers. Ergänzen Sie die leeren Felder in jeder Zeile. Falls es mehrere Möglichkeiten gibt, wählen Sie eine davon aus.

$a_1^0 a_0^0$	$a_1^1 a_0^1$	$a_1^2 a_0^2$	$a_1^3 a_0^3$	$s_1 s_0$	$m_1 m_0$
00	10	11	00	10	
01	00	10	11		00
11	11	10	01		11
	00	01	00	00	10
00	01		00		10

- b) Konstruieren Sie (Sie dürfen auswählen!)
 - **entweder** einen 4-Wege 1-Bit Multiplexer,
 - **oder** einen 1-Bit Decoder **und** einen 2-Bit Decoder
 aus Invertern, UND- und ODER-Gattern.

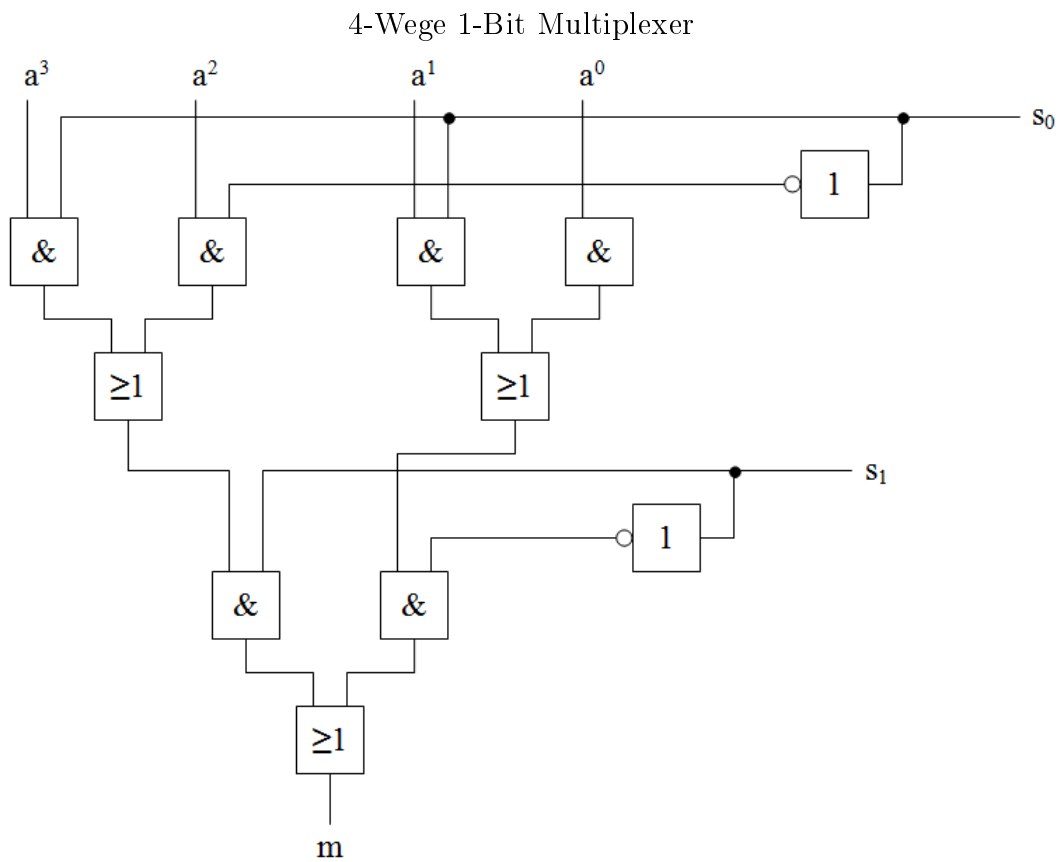
Lösungsvorschläge

Zu a):

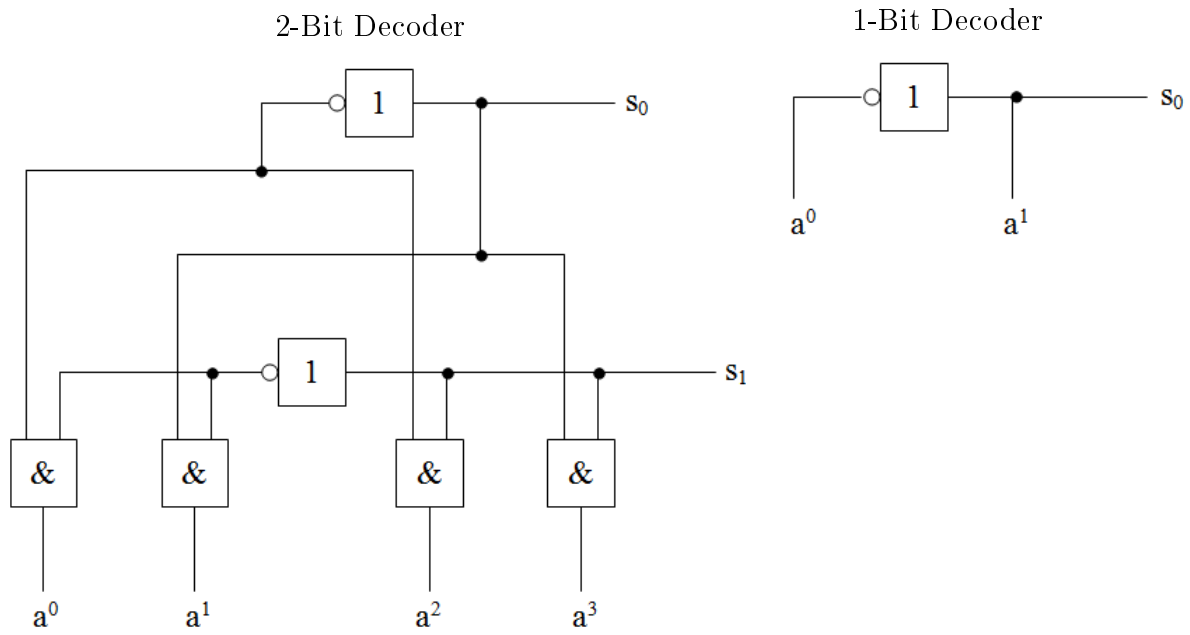
$a_1^0 a_0^0$	$a_1^1 a_0^1$	$a_1^2 a_0^2$	$a_1^3 a_0^3$	$s_1 s_0$	$m_1 m_0$
00	10	11	00	10	11
01	00	10	11	01	00
11	11	10	01	00 oder 01	11
10	00	01	00	00	10
00	01	10	00	10	10

Zu b):

Lösung 1:

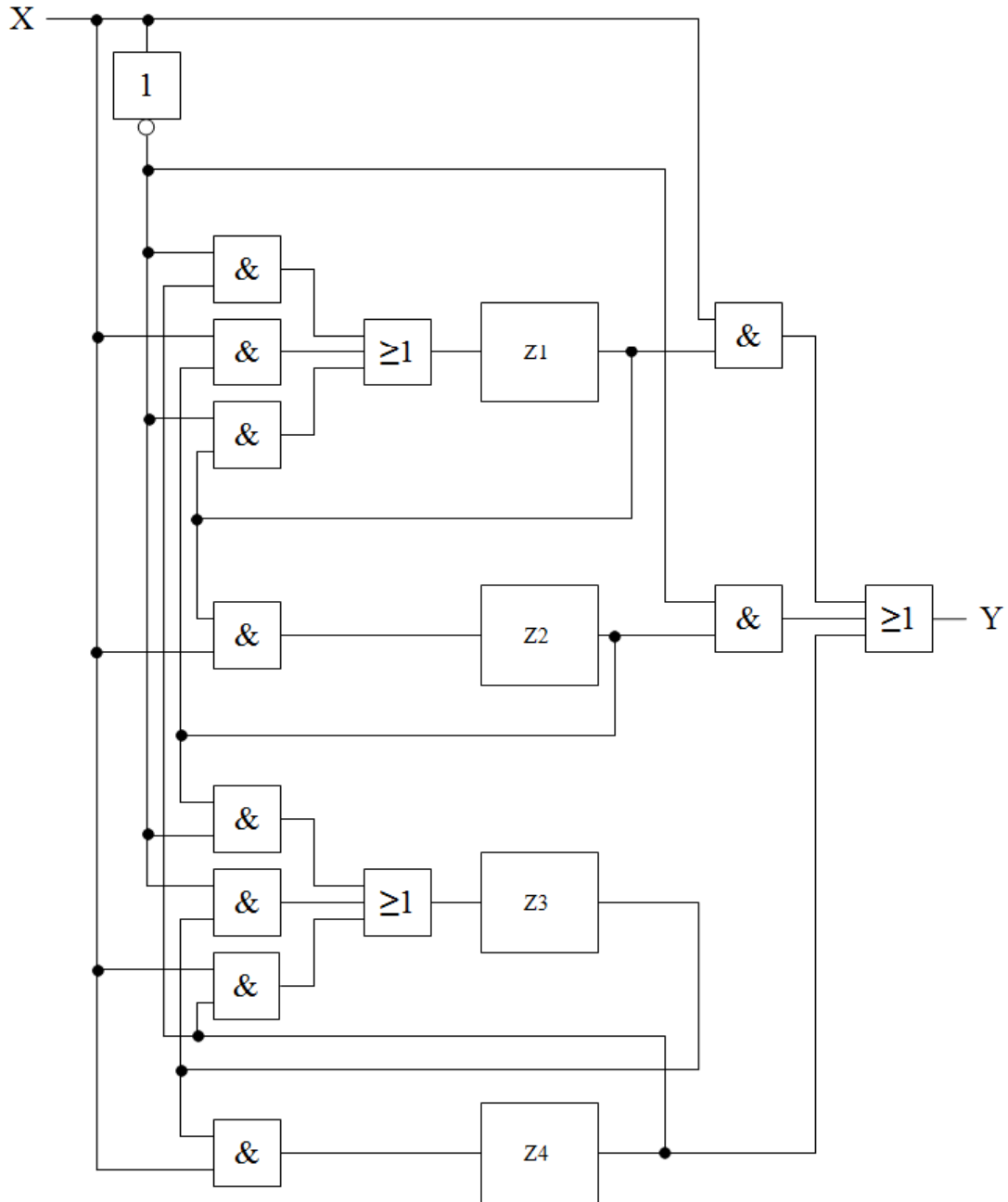


Lösung 2:



5 Schaltwerksanalyse

Gegeben ist das folgende Schaltwerk, bei dem für die Zustände eine Hot-one Kodierung gewählt wurde. Für die MS-D-Flipflops der Zustände wurde eine vereinfachte Darstellung als Rechteck mit Markierung des Zustands gewählt.



a) Handelt es sich um einen Mealy- oder einen Moore-Automaten?

Mealy	Moore
<input type="checkbox"/>	<input type="checkbox"/>

b) Bestimmen Sie die Gleichungen für die Nachfolgezustände Z_1^+ bis Z_4^+ sowie für die Ausgabe Y . Z_i^+ soll dabei ein von Z_1, Z_2, Z_3, Z_4 und X abhängiger boole'scher Ausdruck sein, der genau dann den Wert 1 annimmt, wenn Z_i der Folgezustand ist.

Hinweis: Wenn es Ihnen hilft, können Sie auch die Zustandstabelle mit den Spalten Zustand Z /Eingabe X /Folgezustand Z^+ /Ausgabe Y aufschreiben. Dies ist allerdings nicht Bestandteil der Aufgabenstellung.

c) Zeichnen Sie den Zustandsgraphen des Automaten.



d) Zum Nachdenken für 4 Zusatzpunkte:

Zeichnen Sie den Zustandsgraphen eines Mealy-Automaten, der in jedem Takt eine Eingabe X erhält, eine Ausgabe Y_1Y_0 produziert, und bei dem die Ausgabe im dritten Takt als Binärzahl die Anzahl der Einsen in der Eingabe des ersten bis dritten Takts ausgeben soll. Im ersten und zweiten Takt soll die Ausgabe 00 sein. Nach dem dritten Takt soll der Automat wieder in den Startzustand (Zustand des ersten Takts) gehen.

Beispiel: bei Eingabe 1-0-1-1-0-0 gibt der Automat aus: 00-00-10-00-00-01



Lösungsvorschläge

Zu a) Es handelt sich um einen Mealy-Automaten, da die Ausgabe direkt von der Eingabe abhängig ist.

Zu b)

$$Y = Z_1 \wedge X \vee Z_2 \wedge \bar{X} \vee Z_4$$

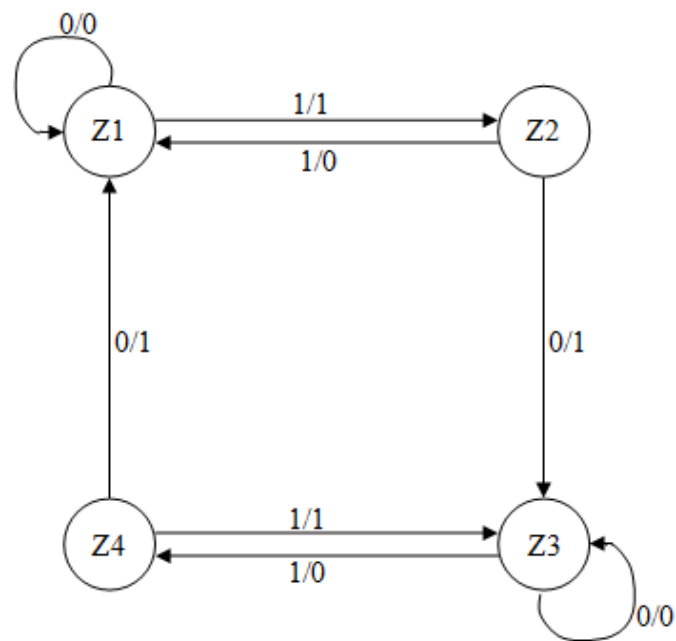
$$Z_1^+ = Z_1 \wedge \bar{X} \vee Z_2 \wedge X \vee Z_4 \wedge \bar{X}$$

$$Z_2^+ = Z_1 \wedge X$$

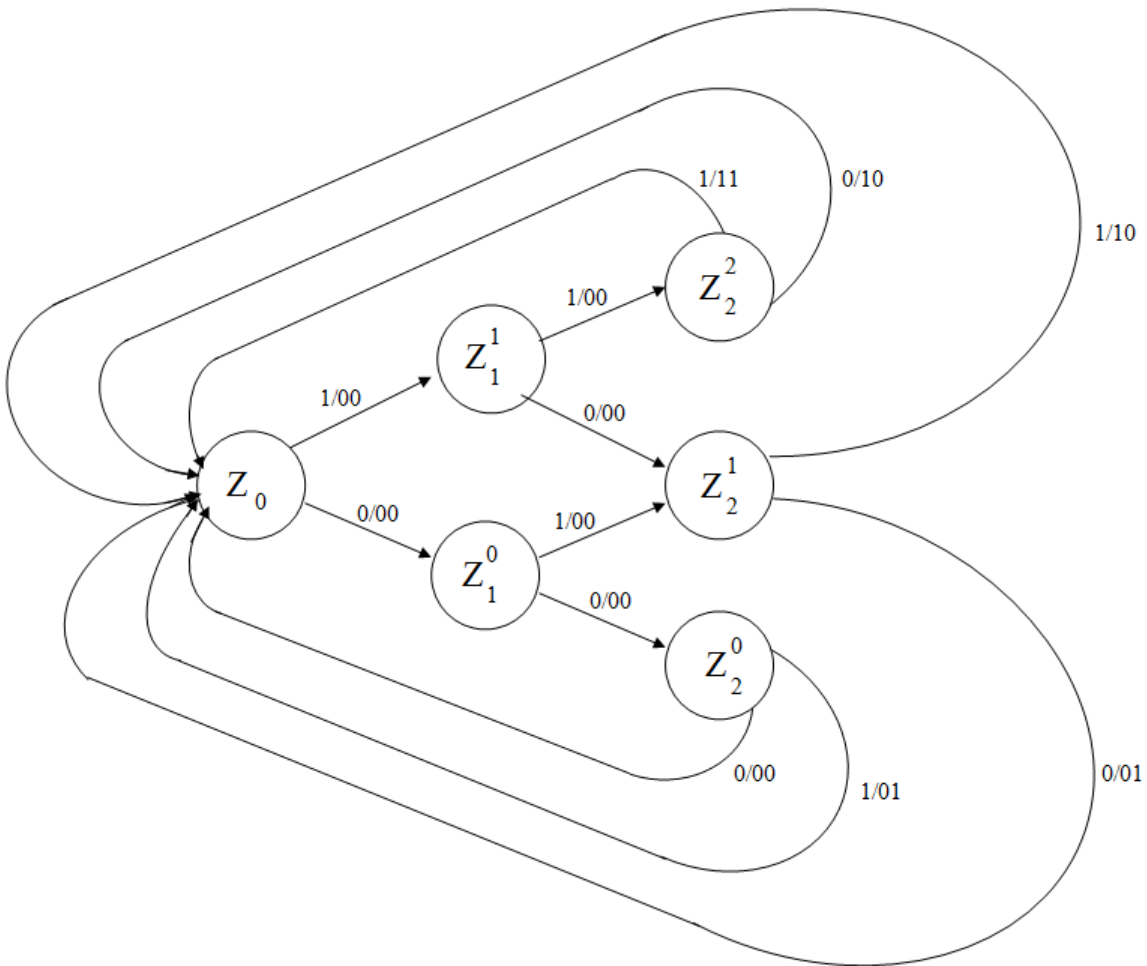
$$Z_3^+ = Z_2 \wedge \bar{X} \vee Z_3 \wedge \bar{X} \vee Z_4 \wedge X$$

$$Z_4^+ = Z_3 \wedge X$$

Zu c) s. Zeichnung



Zu d) s. Zeichnung



6 Prozessoren

- a) Nennen Sie jeweils 3 interne und 3 externe Busse eines Prozessors.

- b) Nennen Sie 3 Klassen von Registern in Prozessoren.

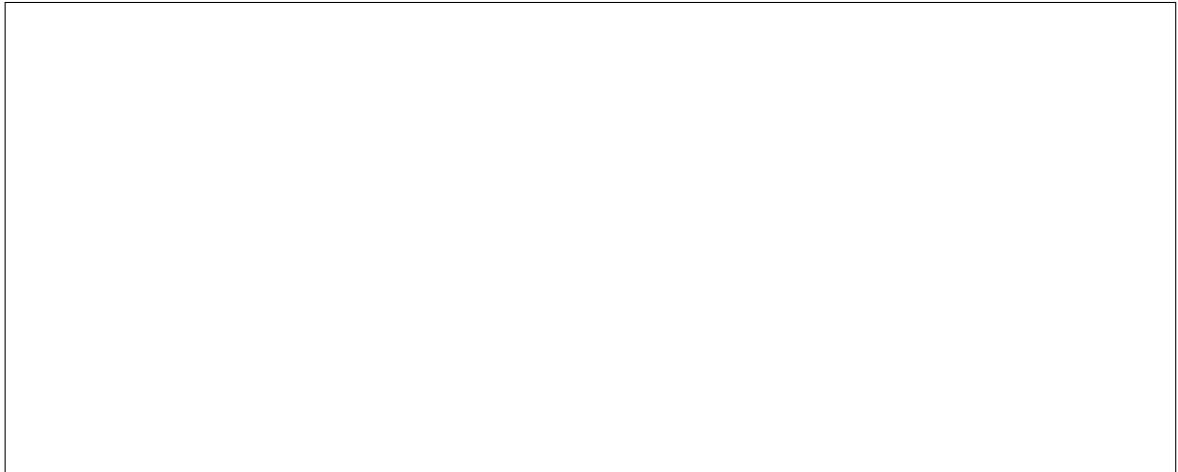
- c) Wir wollen annehmen, dass das Operationswerk eines Prozessors nur die Subtraktion von Registerinhalten unterstützt, aber keine Addition. Das Format eines Subtraktions-Befehls ist SUB Ra,Rb,Rc für $R_a := R_b - R_c$, die Register müssen nicht verschieden sein.

Wie kann man mit 2 SUB-Befehlen eine Addition $R_1 := R_2 + R_3$ ermöglichen, wenn das Register R0 fest mit dem Wert 0 belegt ist (wie in einigen RISC-Prozessoren üblich)? Es soll kein weiteres benutzbares Register vorhanden sein, auch die Inhalte von R2 und R3 dürfen nicht verändert werden.

- d) Der Befehl SWAP (ohne Operanden) vertauscht die obersten beiden Einträge eines Stack. Wir wollen davon ausgehen, dass der Stack stets mindestens 2 Einträge enthält.

Implementieren Sie die Funktionalität des SWAP-Befehls mithilfe von PUSH- und POP-Befehlen. Diese Befehle haben das Format PUSH Ra // Inhalt des Registers Ra wird auf den Stack gelegt POP Ra // Oberster Stackeintrag wird vom Stack genommen und // dem Register Ra zugewiesen

Sie dürfen hierbei nur die Register R6 und R7 benutzen.



Lösungsvorschläge

Zu a): interner bzw. externer Daten-, Adress- und Steuerbus

Zu b): Datenregister, Adressregister, Steuerregister

Zu c):

SUB R1,R0,R3 // $R1:=R0-R3=-R3$

SUB R1,R2,R1 // $R1:=R2-R1=R2-(-R3)=R2+R3$

Zu d):

POP R6

POP R7

PUSH R6

PUSH R7

7 ASM-Diagramm

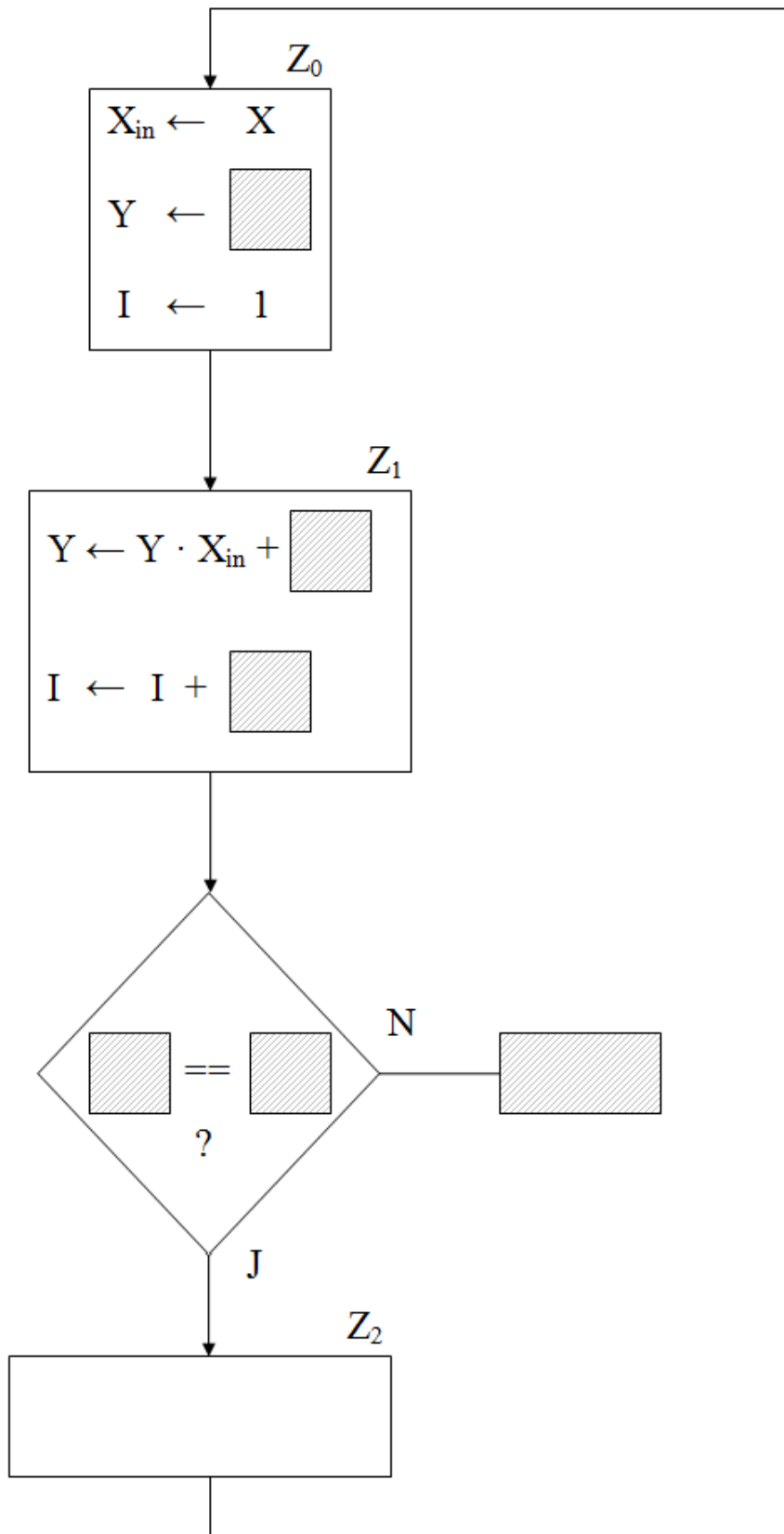
- a) In dem folgenden ASM-Diagramm soll X die Eingabe und Y die Ausgabe darstellen. Alle Variablen außer X (d.h. auch Y) werden im Operationswerk mit Registern geeigneter Breite realisiert. Alle Variablen sollen Ganzzahlen enthalten. Das ASM-Diagramm startet im Zustand $Z0$, in diesem Zustand wird auch die Eingabe eingelesen. Die Ausgabe soll im Zustand $Z2$ ausgegeben werden. Das ASM-Diagramm soll das Polynom $y = x^3 + x^2 + 2x + 3$ mithilfe des Horner-Schemas

$$y = ((x + 1) \cdot x + 2) \cdot x + 3$$

berechnen.

Ergänzen Sie das ASM-Diagramm an den schraffierten Stellen! Bei der schraffierten Stelle am Ausgang einer Entscheidungsbox muss ein Pfeil ergänzt werden!

Hinweis: Beachten Sie bei der Formulierung von Bedingungen in Entscheidungsboxen, dass Variablenzuweisungen erst am Ende eines Zustands in Kraft treten, d.h. während des Zustands hat die Variable noch den Wert, den sie beim Eintreten in den Zustand hatte.



b)

Wieviele Register gibt es im Operationswerk?

Wieviele Multiplexer braucht man im Operationswerk?

Wieviele Statussignale gehen vom Operationswerk zum Steuerwerk?

c) Ist das Steuerwerk ein Moore- oder ein Mealy-Automat?

Moore Mealy

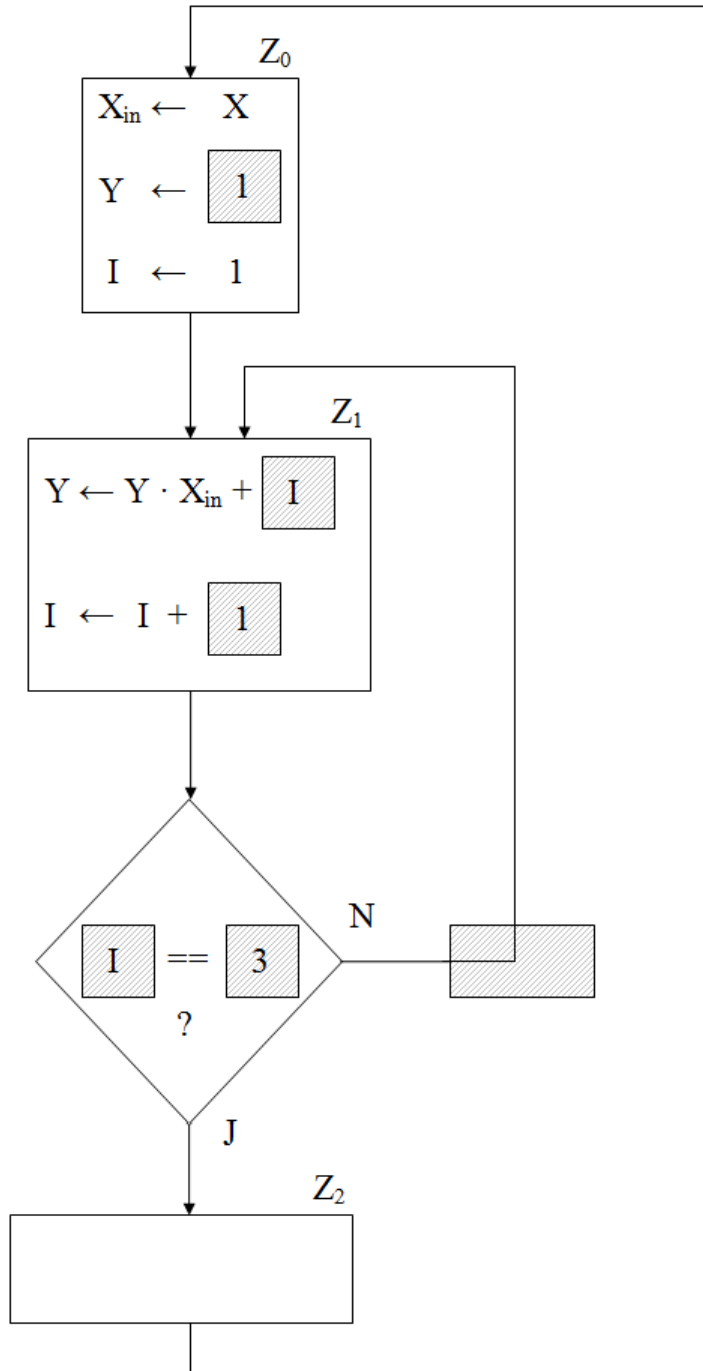
Wieviel Bit braucht man zum Speichern des Zustands im Steuerwerk, wenn man eine Hot-One-Kodierung wählt?

d) Tragen Sie die Steuersignale für die Register X_{in} , Y , I in die folgende Tabelle ein. Wenn ein \times (don't care, egal ob 0 oder 1) eingesetzt werden kann, dann setzen Sie dies statt 1 oder 0.

	Z0	Z1	Z2
$S_{X_{in}}$			
S_Y			
S_I			

Lösungsvorschläge

Zu a)



Zu b) Man braucht 3 Register: X_{in} , Y , I .

Man braucht Multiplexer vor den Registern Y und I , also 2 Multiplexer.

Da es nur eine Entscheidungsbox gibt, gibt es auch nur 1 Statussignal.

Zu c) Das Steuerwerk ist ein Moore-Automat, da es keine bedingten Ausgangsboxen gibt.

Da es 3 verschiedene Zustände gibt (Z_0 , Z_1 , Z_2) braucht man bei Hot-One-Kodierung 3 Bit.

Zu d)

	Z0	Z1	Z2
$S_{X_{in}}$	1	0	×
S_Y	1	1	×
S_I	1	1	×

X_{in} und I werden in Z_2 nicht mehr benötigt und im Folgezustand Z_0 auch überschrieben, deshalb ist hier × möglich. Auch bei Y ist dies so. Y wird zwar in Z_2 ausgegeben, ein eventuelles Überschreiben wird aber erst am Ende von Z_2 wirksam.