

Fakultät für Mathematik und Informatik

Lehrgebiet Rechnerarchitektur



Kurs 1608 „Computersysteme I“

Lösungsvorschläge zu den Aufgaben

der Nachklausur im SS 2006

(am 16. September 2006)

Aufgabe 1 Zahlensysteme

(15 Punkte)

Zeigen oder widerlegen Sie algebraisch die Korrektheit der folgenden Gleichungen:

a) $X_0 X_1 \vee X_1 X_2 = \overline{\overline{X_0} \overline{X_1} \vee \overline{X_1} \overline{X_2}}$

$$\begin{aligned} \overline{\overline{X_0} \overline{X_1} \vee \overline{X_1} \overline{X_2}} &= (X_0 \vee X_1)(X_1 \vee X_2) \\ &\neq X_0 X_2 \vee X_1 \neq X_0 X_1 \vee X_1 X_2 \end{aligned}$$

Die Gleichung ist falsch.

(3)

b) $\overline{\overline{\overline{X_1} \vee X_1} \vee X_1} \vee X_1 \vee X_1 \vee X_1 \leftrightarrow 1 = X_1$

$$\begin{aligned} \overline{\overline{\overline{X_1} \vee X_1} \vee X_1} \vee X_1 \vee X_1 \vee X_1 &\leftrightarrow 1 \\ &= 0 \vee X_1 \vee X_1 \vee X_1 = \overline{\overline{X_1} \vee X_1} \vee X_1 \\ &= 0 \vee X_1 = X_1 \end{aligned}$$

Die Gleichung ist richtig.

(3)

c) $\overline{\overline{X_0 X_1} \vee X_3} \overline{\overline{X_0} \vee X_2} = \overline{X_2 X_1 X_0} \overline{X_3}$

$$\begin{aligned} \overline{\overline{X_0 X_1} \vee X_3} \overline{\overline{X_0} \vee X_2} &= \overline{X_0 X_1} \overline{X_3} \overline{X_0} \overline{X_2} = (\overline{X_0} \vee \overline{X_1}) \overline{X_3} \overline{X_0} \overline{X_2} \\ &= \overline{X_0} \overline{X_3} \overline{X_0} \overline{X_2} \vee \overline{X_1} \overline{X_3} \overline{X_0} \overline{X_2} = \overline{X_1} \overline{X_3} \overline{X_0} \overline{X_2} \end{aligned}$$

Die Gleichung ist falsch.

(3)

$$d) X_0 \leftrightarrow X_1 = X_0 \vee X_1 \vee X_0 X_1$$

$$\begin{aligned} X_0 \leftrightarrow X_1 &= X_0 \overline{X_1} \vee \overline{X_0} X_1 \\ &\neq X_0 \vee X_1 \vee X_0 X_1 = X_0 \vee X_1 = X_0 X_1 \vee X_0 \overline{X_1} \vee \overline{X_0} X_1 \end{aligned}$$

Die Gleichung ist falsch.

(3)

$$e) X_0 X_1 \vee X_0 \overline{X_1} X_2 = X_0 X_1 \vee X_0 X_2$$

$$\begin{aligned} X_0 X_1 \vee X_0 \overline{X_1} X_2 &= X_0 (X_1 \vee \overline{X_1} X_2) = X_0 (X_1 \vee X_2) \\ &= X_0 X_1 \vee X_0 X_2 \end{aligned}$$

Die Gleichung ist richtig.

(3)

Aufgabe 2 Zahlensysteme

(10 Punkte)

Im Kurstext haben Sie neben dem Dezimalsystem mit der Basis 10 auch das Binärsystem mit Basis 2 sowie die Umrechnung zwischen diesen beiden Systemen kennen gelernt. Das von den Babyloniern entwickelte Sexagesimalsystem arbeitet mit der Basis 60 und findet sich auch heute noch in vielen Anwendungsgebieten, wie z.B. bei der Angabe geographischer Längen und Breiten oder bei der Zeitmessung (Eine Stunde besteht aus 60 Minuten, eine Minute aus 60 Sekunden.).

Ein Kalenderjahr besteht gemäß dem gregorianischen Kalender aus 31556952_{10} Sekunden. Stellen Sie diese Zahl im Sexagesimalsystem dar, indem Sie die einzelnen Ziffern durch Semikolon getrennt im Dezimalsystem angeben (Beispiel: $125_{10} = 2;5_{60}$).

$$60^0 = 1$$

$$60^1 = 60 \quad (60s \text{ entsprechen } 1 \text{ Minute})$$

$$60^2 = 3600 \quad (3600s \text{ entsprechen } 1 \text{ Stunde})$$

$$60^3 = 216000 \quad (216000s \text{ entsprechen } 2,5 \text{ Tage})$$

$$60^4 = 12960000 \quad (12960000s \text{ entsprechen } 150 \text{ Tage})$$

$$31556952 / 12960000 = 2 \text{ Rest } 5636952$$

$$5636952 / 216000 = 26 \text{ Rest } 20952$$

$$20952 / 3600 = 5 \text{ Rest } 2952$$

$$2952 / 60 = 49 \text{ Rest } 12$$

Folglich gilt:

$$31556952_{10} = 2;26;5;49;12_{60}$$

Ergänzende Erläuterung:

Das Kalenderjahr dauert gemäß dem Gregorianischen Kalender

365 Tage (= $2 * 150 \text{ Tage} + 26 * 2,5 \text{ Tage}$),

5 Stunden,

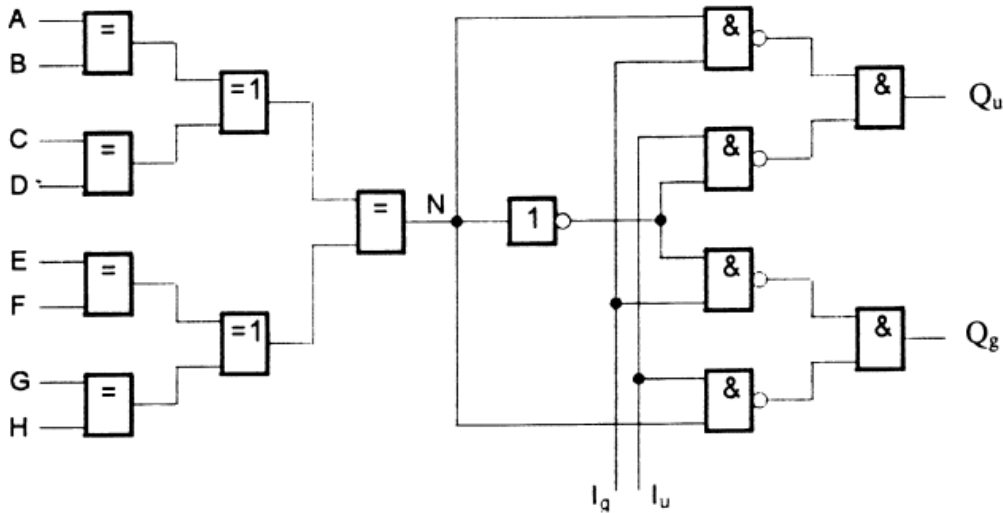
49 Minuten und

12 Sekunden.

Die letzten drei Ziffern der sexagesimalen Darstellung finden sich offensichtlich bei der Angabe dieser Dauer wieder.

Aufgabe 3 Analyse eines TTL-Bausteins (15 Punkte)

Analysieren Sie das in der folgenden Abbildung gezeigte Schaltnetz des TTL-Bausteins SN74180 !

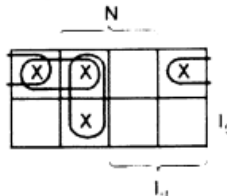


a) Minimieren Sie die Funktionsgleichungen der Ausgänge Q_g und Q_u unter Verwendung von Karnaugh-Diagrammen

Aus dem Schaltbild folgt für Q_g :

$$Q_g = \overline{N} \overline{I_u} \wedge \overline{N} \overline{I_q} = (\overline{N} \vee \overline{I_u}) \wedge (\overline{N} \vee \overline{I_q}) = \overline{N} \overline{I_q} \vee \overline{I_u} \overline{I_q}$$

Die Übertragung in das Karnaugh-Diagramm ergibt:

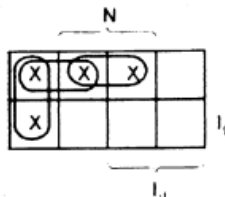


Und wir erhalten: $Q_g = \overline{N} \overline{I_q} \vee \overline{I_u} \overline{I_q}$

Aus dem Schaltbild folgt für Q_u :

$$Q_u = \overline{N} \overline{I_q} \wedge \overline{N} \overline{I_u} = (\overline{N} \vee \overline{I_q}) \wedge (\overline{N} \vee \overline{I_u}) = \overline{N} \overline{I_u} \vee \overline{I_q} \overline{I_u}$$

Die Übertragung in das Karnaugh-Diagramm ergibt:



Und wir erhalten: $Q_u = \overline{N} \overline{I_u} \vee \overline{I_q} \overline{I_u}$

b) Stellen Sie das boolesche (logische) Verhalten in der vorgegebenen Tabelle dar !

| N der 1-Signale von A bis H | I_g | I_u | Q_g | Q_u |
|-----------------------------|-------|-------|-------|-------|
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | 0 | 0 |
| 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 |

(8)

c) Welche Aufgabe erfüllt dieser Baustein ?

Bei diesem Baustein handelt es sich um einen 9-Bit Paritätsgenerator bzw. 8-Bit Paritätsprüfer.

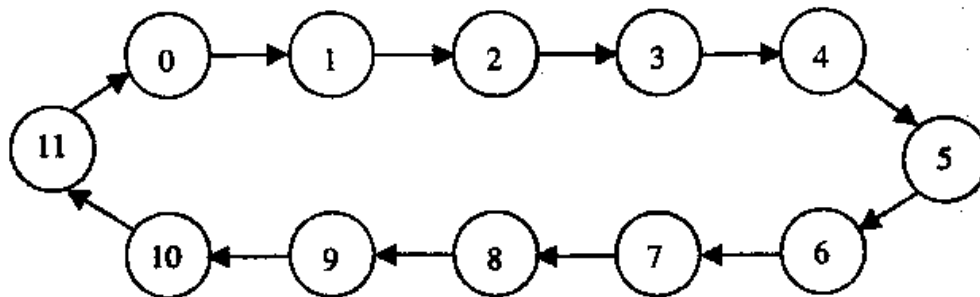
(2)

Aufgabe 4 Duodezimalsystem-Zähler (20 Punkte)

Im Kurstext wurden neben Zahlen in Dezimaldarstellung auch Binärzahlen verwendet. Auch wenn in der täglichen Praxis überwiegend diese beiden Zahlensysteme sowie Hexadezimalzahlen (Basis 16) zum Einsatz kommen, kann nach dem gleichen Schema zu jeder natürlichen Zahl ein Zahlensystem gebildet werden. In dieser Aufgabe betrachten wir das Duodezimalsystem, welches die Zahl 12 zur Basis hat.

Entwickeln Sie einen Duodezimalzähler, also eine Schaltung, die zyklisch die Ziffern von 0 bis 11 durchzählt, indem Sie die folgenden Teilaufgaben lösen:

a) Zeichnen Sie den Zustandsgraphen



(2)

b) Erstellen Sie die Zustandsfolgetabelle!

| Q_3 | Q_2 | Q_1 | Q_0 | t_n | D_3 | D_2 | D_1 | D_0 | t_{n+1} | Q_3 | Q_2 | Q_1 | Q_0 |
|-------|-------|-------|-------|-------|-------|-------|-------|-------|-----------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | |
| 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | |
| 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | |
| 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | |
| 0 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | |
| 0 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | |
| 1 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | |
| 1 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | |
| 1 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | |
| 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | |

(6)

c) Geben Sie die Übergangsfunktionen in minimaler DNF an !

Wir minimieren die Funktionsgleichung für die D-Eingänge. Da die Zustände mit den Werten 12 – 15 nicht vorkommen, werden sie als don't care betrachtet.

D₃:

| | | | | |
|----------------|----------------|----------------|---|---|
| | Q ₀ | | | |
| | | | 1 | |
| Q ₃ | 1 | | - | - |
| | 1 | 1 | - | - |
| | | Q ₂ | | |

$$D_3 = Q_3 \bar{Q}_1 \vee Q_3 \bar{Q}_0 \vee Q_2 Q_1 Q_0$$

D₂:

| | | | | |
|----------------|----------------|----------------|---|---|
| | Q ₀ | | | |
| | | 1 | 1 | |
| Q ₃ | 1 | | 1 | |
| | | | - | - |
| | | | - | - |
| | | Q ₂ | | |

$$D_2 = Q_2 \bar{Q}_0 \vee Q_2 \bar{Q}_1 \vee \bar{Q}_3 \bar{Q}_2 Q_1 Q_0$$

D₁:

| | | | | |
|----------------|----------------|----------------|---|---|
| | Q ₀ | | | |
| | | 1 | 1 | |
| Q ₃ | 1 | | | 1 |
| | 1 | | - | - |
| | | 1 | - | - |
| | | Q ₂ | | |

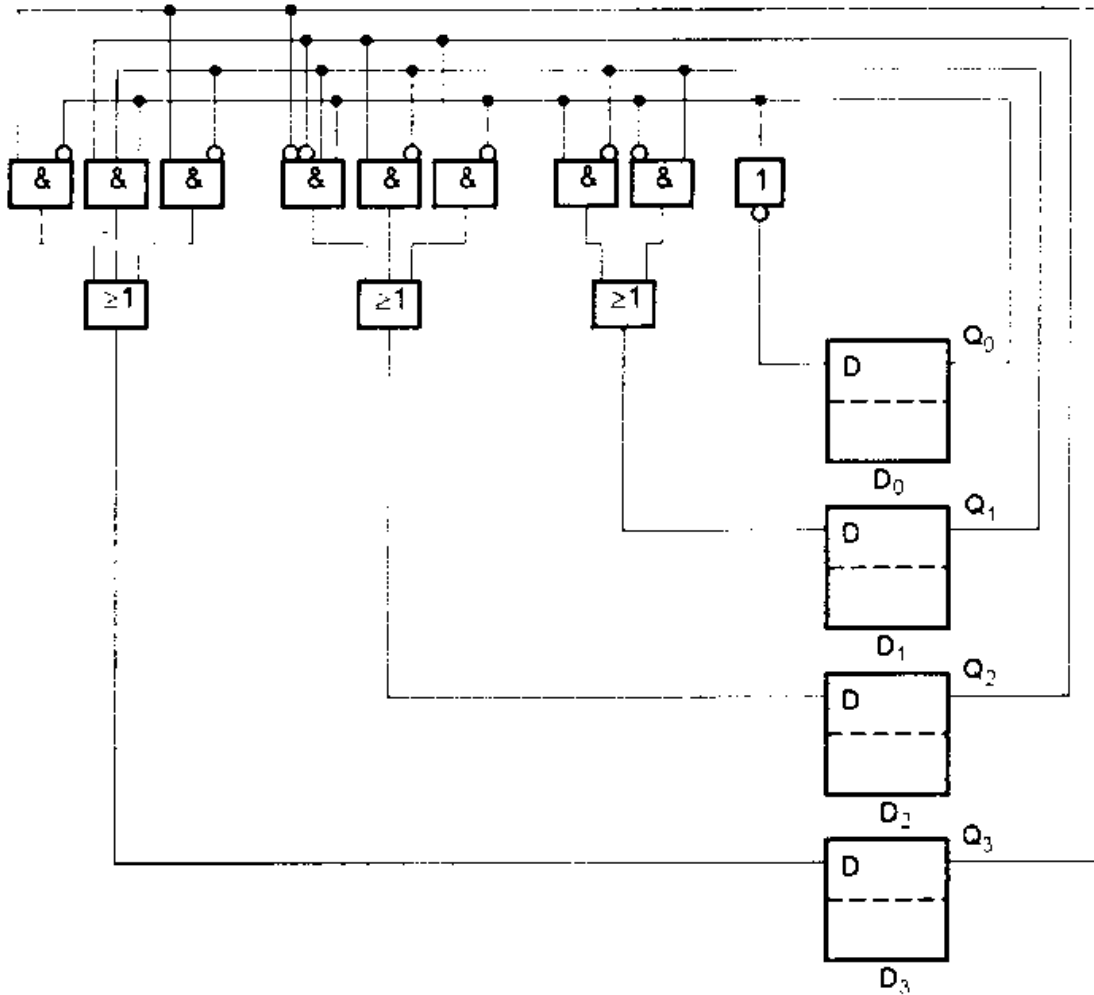
$$D_1 = \bar{Q}_1 Q_0 \vee Q_1 \bar{Q}_0$$

D₀:

| | | | | |
|----------------|----------------|----------------|---|---|
| | Q ₀ | | | |
| | 1 | | | 1 |
| Q ₃ | 1 | | | 1 |
| | 1 | | - | - |
| | 1 | | - | - |
| | | Q ₂ | | |

$$D_0 = \bar{Q}_0$$

d) Zeichnen Sie das in den Aufgabenteilen a) – c) entwickelte Schaltwerk !



Aufgabe 5 Komplexe Schaltwerke (25 Punkte)

Ein digitaler Geschwindigkeitssensor liefert einen 8-Bit Eingangsvektor X als vorzeichenlose Dualzahl. Die Geschwindigkeit wird mit einer Auflösung von 0,25 m/s gemessen. Der Messwert soll zyklisch in km/h umgerechnet werden, die in einem Register Y gespeichert wird. Die Ausgänge dieses Registers sind identisch mit dem Ausgabevektor Y . Die Geschwindigkeit soll mit einer Auflösung von 0,1 km/h als Dualzahl ausgegeben werden.

a) Entwerfen Sie ein ASM-Diagramm, in dem lediglich Additions- und 1-Bit Schiebeoperationen verwendet werden.

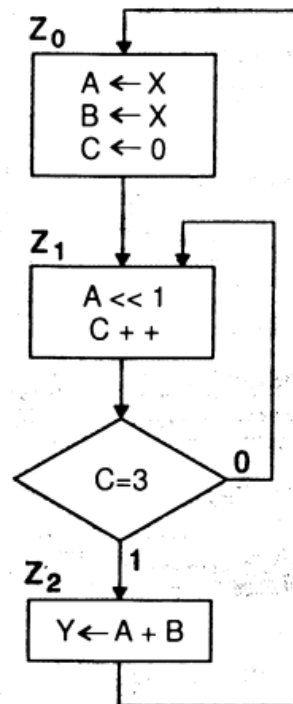
Zunächst müssen wir den Umrechnungsfaktor ermitteln. Es gilt

$$0,25 \text{ X m/s} = 0,1 \text{ Y km/h} = 0,1 \text{ Y } 1000\text{m}/3600\text{s} = \text{Y } 0,1\text{m}/3,6\text{s}$$

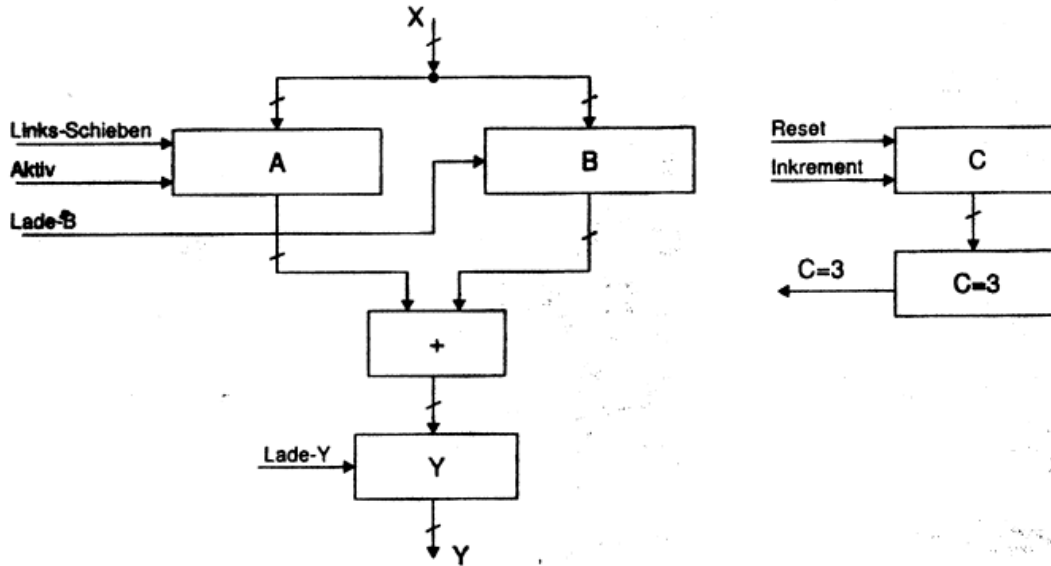
$$\text{Y} = 3,6/0,1 * 0,25 \text{ X} = 9 \text{ X}$$

Um Y mit der gewünschten Auflösung zu berechnen, muss also der Eingangsvektor X mit 9 multipliziert werden. Bei der Anzeige des Ergebnisses muss die letzte Stelle durch ein Komma abgetrennt werden. Man bezeichnet diese Art der Rechnerarithmetik als Festkommadarstellung.

Eine Multiplikation mit 8 erreicht man durch 3-faches Linksschieben. Dabei wird von rechts eine 0 nachgeschoben. Um die erforderliche Multiplikation mit 9 zu erreichen, muss zu diesem Teilergebnis dann noch einmal X addiert werden.



b) Entwerfen Sie das entsprechende Operationswerk.



(10)

c) Entwerfen Sie ein Steuerwerk mit One-hot Zustandskodierung

Das Steuerwerk erfordert 3 D-Flipflops, die den einzelnen Zuständen zugeordnet werden. Das Rückkopplungsschaltznetz wird durch folgende Funktionen implementiert:

$$D_0 = Q_2 \vee \overline{Q_2} \overline{Q_1} \overline{Q_0}$$

$$D_1 = Q_0 \vee Q_1 \overline{(C=3)}$$

$$D_2 = Q_1 \vee (C=3)$$

Das Ausgangsschaltznetz des Steuerwerks muss folgende Schalfunktionen bestimmen:

$$\text{Links_Schieben} = Q_1$$

$$\text{Aktiv} = Q_0 \vee Q_1$$

$$\text{Lade_B} = Q_0$$

$$\text{Reset} = Q_0$$

$$\text{Inkrement} = Q_1$$

$$\text{Lade_Y} = Q_2$$

(5)

Aufgabe 6 Speicher

(15 Punkte)

a) Vervollständigen Sie den folgenden Lückentext zur Organisation des Speichersystems eines Computers:

Heutige Computer verfügen in der Regel über eine vierstufige Speicherhierarchie. Der Prozessor kommuniziert direkt mit dem schnellsten Speicher des Systems, dem L1-Cache. Die Datenübertragung zwischen dem Prozessor und dem L1-Cache erfolgt wortweise. Der L1-Cache befindet sich auf dem Prozessorchip und hat eine typische Größe von 8-64-Kbyte. Oft sind für Befehle und Daten getrennte L1-Caches vorhanden. Der L2-Cache befindet sich außerhalb des Prozessorchips und wird vorwiegend in CMOS-Technologie gefertigt. Die nächste Stufe bildet der Hauptspeicher, der mit dem L2-Cache blockweise Daten austauscht. Programmteile und Daten, die momentan nicht benötigt werden, befinden sich im üblicherweise mit Hilfe von Festplatten realisierten Hintergrundspeicher und können bei Bedarf in den Hauptspeicher geladen werden.

(12)

b) Welche Formen der Speichererweiterung werden im Kurstext genannt ?

Speicher kann auf dreierlei Arten erweitert werden:

1. Erhöhung der Wortbreite
2. Vergrößerung der Speicherkapazität
3. Erweiterung von Wortbreite und Speicherkapazität.

(3)